

**(19) 대한민국특허청 (KR)**  
**(12) 공개특허공보(A)**

**(51) Int. Cl.**  
**002F 1/136**

**(11) 공개번호** 특2003-0027717  
**(43) 공개일자** 2003년 04월 07일

(21) 출원번호	10-2002-0058042
(22) 출원일자	2002년 09월 25일
(30) 우선권주장	JP-P-2001-00294680 2001년 09월 26일 일본(JP)
(71) 출원인	가시오게산케이 가부시키가미사
	일본국 도쿄도 시부야구 혼마치 1초메 6번 2고
(72) 발명자	미야시타다카시
	일본국 도쿄도 오메시다미문 1-746-9
(74) 대리인	손은진

**실사청구 : 있음**

**(54) 액티브매트릭스 액정표시소자를 이용한 필드·순차형액정 표시장치**

**요약**

본 발명은 액티브매트릭스 액정표시소자를 이용하고, 단일색을 표시하는 복수의 필드합성에 의해 1개의 컬러화상을 표시하는 필드·순차형 액정표시장치에 관한 것이다. 한쌍의 기판 사이에 이들의 기판에 끼워지는 액정총의 두께를 정하기 위한 복수의 기둥상의 스페이서와, 상기 한쌍의 기판 사이의 상기 기둥상의 스페이서에 대응하는 부분에 형성되어 복수의 기둥상의 스페이서에 대응하는 복수의 스페이서지지부를 구비하고 있고, 구동장치는 상기 액정표시소자의 각 화소전극과 광통전극 사이에 복수의 색의 1개에 대응하는 1개의 색의 화상데이터터에 대응한 전압을 인가하며, 이에 따라서 각 화소영역의 광투과를 제어하는 동시에, 상기 광원은 상기 화상데이터의 색의 빛을 발생하여 상기 액정표시소자의 각 화소영역으로부터 쐐사시키는 것을 특징으로 하고 있다.

**도표도**

**도2**

**식인어**

기판, 전극, TFT, 라인, 절연막, 반도체막, 스페이서, 액정총, 조명, 광원, 데이터변환부, 버퍼, 드라이버

**영세서**

**도면의 간접적 설명**

- 도 1은 본 발명의 제 1 실시예에 의한 액정표시장치의 개략 구성을 기록하는 사시도.
- 도 2는 본 발명의 제 1 실시예에 의한 액정표시소자의 일부를 확대하여 나타내는 확대평면도.
- 도 3은 도 2의 III-III선으로 절단하여 나타내는 액정표시소자의 확대단면도.
- 도 4는 도 2의 IV-IV선으로 절단하여 나타내는 액정표시소자의 확대단면도.
- 도 5는 제 1 실시예의 구동회로를 나타내는 블록도.
- 도 6은 제 1 실시예에 의한 액정표시장치의 동작을 나타내는 타임챠트.
- 도 7은 본 발명의 제 2 실시예에 의한 표시장치에 이용되는 액정표시소자의 일부를 나타내는 확대평면도.

**\*도면의 주요부분에 대한 부호의 설명**

- |            |             |
|------------|-------------|
| 11, 31: 기판 | 12: 화소전극    |
| 13: TFT    | 14: 게이트라인   |
| 15: 데이터라인  | 16: 게이트전극   |
| 17: 게이트절연막 | 18: i형 반도체막 |
| 19: 블로킹절연막 | 20: n형 반도체막 |
| 21: 소스전극   | 22: 드레인전극   |

22a: 면장전극	23: 오버코트절연막
24: 스페이서지지부	25: 배향막
32: 대향전극	33: 차광막
34: 기동상 스페이서	35: 배향막
36: 액정총	40: 조명장치
42r, 42g, 42b: 광원	51: 데이터변환부
52: 화상메모리	53: 버퍼
54: 열드라이버	55: 행드라이버
56: 조명제어부	57: 제어부

### 발명의 실체화 설명

#### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액티브매트릭스 액정표시소자를 이용하고, 단일색을 표시하는 복수의 필드합성에 의해 1개의 컬러화상을 표시하는 필드·순차형 액정표시장치에 관한 것이다.

TFT를 능동소자로 하는 액티브매트릭스형의 액정표시소자는 액정총을 끼워서 대향하는 제1과 제2의 한 쌍의 기판 중 제1기판의 내면에 매트릭스상으로 배열하는 복수의 화소전극과, 상기 복수의 화소전극에 각각 접속된 복수의 박막트랜지스터와, 상기 복수의 박막트랜지스터에 데이터신호를 공급하는 복수의 게이트라인과, 상기 복수의 박막트랜지스터에 데이터신호를 공급하는 복수의 데이터라인이 설치되고, 제2기판의 내면에 대향전극이 설치된 것이며, 상기 TFT는 게이트전극과 게이트절연막과 i형 반도체막과, 블로킹절연막과, n형 반도체막과 소스, 드레인전극과 오버코트절연막의 적층막으로 이루어져 있다.

상기 액정표시소자에는 한쪽의 기판상에 입자상 스페이서를 산포하고, 그 입자상 스페이서를 한쌍의 기판 사이에 끼워두게 하여 기판간격을 상기 복수의 화소전극과 상기 대향전극이 서로 대향하는 복수의 화소부의 액정총 두께가 4μm~5μm로 되도록 규정하고 있다.

그러나 상기 기판상에 산포되는 입자상 스페이서는 화소부내에도 분포하기 때문에 상기 입자상 스페이서에 대응하는 부분으로부터 빛이 누설되고, 액정표시소자의 표시의 콘트라스트를 저하시킬뿐만 아니라 기판간격을 균일하게 규정하는 것이 어렵기 때문에 복수의 화소부의 액정총 두께가 불균일하게 되어 표시 얼룩을 발생한다.

최근 1개의 컬러화상을 표시하기 위한 1프레임을 복수의 필드로 분할하고, 각 필드마다에 상기 액정표시소자에 복수의 색을 순차 표시시키며, 상기 복수의 필드마다의 복수의 색의 표시의 합성에 의해 1개의 컬러화상을 표시하는 필드·순차형의 표시장치가 제안되고 있다.

이 필드·순차형의 표시장치에는 액티브소자를 이용한 액티브매트릭스형의 액정표시소자가 이용된다. 그리고 이 액정표시소자는 적, 녹, 청의 3색을 각각 표시하는 3개의 필드에 의해 1개의 화상을 형성하는 1프레임이 구성되기 때문에 1개의 색을 표시하기 위한 1필드가 1프레임의 1/3로 되고, 1개의 필드에서 1개의 색에 대응하는 데이터신호를 상기 액정표시소자에 기입하며, 그리고 표시하지 않으면 만드는 상기 액정표시소자에 고속응답특성이 요구되고 있고, 그를 위해서는 화소부의 액정총 두께를 예를 들면 1.5μm 정도로 작게 할 필요가 있다.

그러나 상기한 종래의 액티브매트릭스형의 액정표시소자에서는 화소부의 액정총 두께를 작게하고 또한 균일하게 형성하는 것이 곤란했었다.

#### 발명이 이루고자 하는 기술적 과정

본 발명의 목적은 매우 얇고, 또한 균일한 액정총 두께를 가진 액티브매트릭스 액정표시소자를 이용한 필드·순차형 액정표시장치를 제공하는 것이다. 본 발명에서 이용되는 액정표시소자는 액티브매트릭스 액정표시소자의 대향하는 한쌍의 기판 사이에 수지막의 패터닝에 의해 형성되고, 상기 한쌍의 기판 사이의 액정총의 두께를 정하기 위한 복수의 기동상의 스페이서를 배치함으로써 화소부의 액정총 두께를 1.475~2.2μm 정도로 얕고, 또한 균일하게 할 수 있다.

상기한 목적을 달성하기 위해 본 발명의 제1 관점에 의한 액정표시장치는 서로 대향 배치된 한쌍의 기판과, 상기 한쌍의 기판의 서로 대향하는 내면의 한쪽에 형성된 적어도 1개의 공통전극과, 상기 한쌍의 기판의 서로 대향하는 내면의 다른쪽에 형성되어 상기 공통전극과 대향하는 영역이 각각의 화소영역을 형성하기 위한 복수의 화소전극과, 상기 한쌍의 기판의 서로 대향하는 내면의 다른쪽에 상기 복수의 화소전극 각각에 대응하여 설치되어 상기 화소전극에 대응한 데이터신호를 공급하기 위한 복수의 액티브소자와, 상기 한쌍의 기판 사이에 개재된 액정총과, 상기 한쌍의 기판의 대향하는 내면의 어느 쪽인가 한쪽에 수지막의 패터닝에 의해 형성되어 상기 한쌍의 기판 사이의 액정총의 두께를 정하기 위한 복수의 기동상의 스페이서를 구비하고, 상기 화소전극과 상기 공통전극 사이에 민가되는 전압에 따라서 상기 각 화소영역의 빛의 투과를 제어하는 액정표시소자와,

상기 액정표시소자의 관찰하는 축과는 반대축에 설치되고, 다른 복수색의 빛을 선택적으로 발생하여 상기 각 화소영역에 출사하는 광원과, 상기 액티브소자로부터 상기 화소전극에 상기 광원이 발생하는 색의

1개에 대응하는 1개의 색의 화상데이터에 대응한 데이터신호를 공급함으로써 상기 액정표시소자의 각 화소전극과 공통전극 사이에 상기 화상데이터에 대응한 전압을 인가하여 상기 액정표시소자의 각 화소영역의 광투과를 제어하는 동시에, 상기 광원에 상기 화상데이터의 색의 빛을 발생시켜서 상기 액정표시소자의 각 화소영역에 출사시키는 제어장치를 구비하여, 이루어지는 것을 특징으로 한다.

미와 같은 제 1 관점에 의한 액정표시장치에 따르면, 화소부의 액정총 두께를 얇게 할 수 있으므로 액정분자를 고속으로 응답시킬 수 있고, 또한 액정표시소자의 전체에 걸쳐서 균일하기 때문에 밝기에 얼룩이 없는 우수한 표시를 실시할 수 있다.

본 발명에 있어서 액정표시소자의 액정총은 전극 사이에 전계가 인가되어 있지 않은 상태에서 액정분자가 상기 기판의 표면에 대해 실질적으로 평행하게 또한 액정분자의 배열이 비틀어지는 일없이 한쪽방향으로 배열한 호모지니어스배향의 액정이 이용된다.

또 상기 액정표시소자의 액정총 두께는 1. 475~2. 2mm의 범위로 하는 것이 바람직하다.

그리고 상기 기동상의 스페이서는 상기 한쌍의 기판의 대향하는 내면의 어느 쪽인가 한쪽에 성막된 감광성수막을 포토리소그래피법에 의해 패터닝하여 형성된 감광성수지로 이루어지며, 이 기동상의 스페이서는 상기 액정표시소자의 화소영역과 상기 액티브소자가 형성된 영역 이외의 상기 대향하는 한쌍의 기판 사이에 배치된다. 미 기동상의 스페이서는 상기 한쌍의 기판 중의 상기 화소전극과 상기 액티브소자가 설치된 기판의 내면에 형성해도 좋고, 또는 상기 한쌍의 기판 중의 상기 공통전극이 설치된 기판의 상기 내면에 형성해도 좋다.

또 상기 한쌍의 기판 중의 상기 공통전극이 설치된 기판의 내면에 상기 화소영역 이외의 영역을 차광하는 차광막을 형성하고, 미 기판의 내면상의 상기 차광막과 상기 공통전극상에 상기 기동상의 스페이서를 형성하는 것이 바람직하며, 또 미 기동상의 스페이서는 상기 액티브소자에 1 대 1로 대응시켜서 형성하는 것이 바람직하다.

또한 본 발명의 액정표시소자는 상기한 기동상의 스페이서를 구비하는 동시에, 상기 한쌍의 기판 중의 상기 기동상의 스페이서가 형성된 제 1 기판에 대향하는 제 2 기판의 상기 기동상의 스페이서에 대응하는 부분에 상기 제 2 기판면으로부터 둘출하여 상기 기동상의 스페이서가 맞닿는 스페이서지지부가 형성되어 있다. 미와 같이 제 2 기판면에 스페이서지지부가 형성되어 있으므로 상기 기동상 스페이서를 형성하기 위한 수지막의 막두께가 불균일하게 되는 바와 같은 극단으로 얇은 막, 또는 극단으로 얕은 막 두께로 형성하는 일없이 적절한 막두께로 형성할 수 있으므로 미 기동상 스페이서에 의해 규정되는 기판간격을 균일하게 하여 상기 복수의 화소전극과 대향전극이 서로 대향하는 복수의 화소부의 액정총 두께를 작게 할 수 있다.

그 때문에 미 액정표시소자에 따르면, 화소부의 액정총 두께를 작게 하여 응답속도를 빠르게 하는 동시에, 상기 복수의 기동상 스페이서를 균일한 높이로 형성하여 복수의 화소부의 액정총 두께를 균일하게 해서 표시열록이 없는 양호한 표시품질을 얻을 수 있다.

이 액정표시소자에 있어서, 상기 기동상의 스페이서는 상기 한쌍의 기판 중의 상기 공통전극이 설치된 제 1 기판의 내면에 형성하고, 상기 스페이서지지부는 상기 한쌍의 기판 중의 상기 화소전극과 상기 액티브소자가 설치된 제 2 기판의 내면에 액티브소자의 게이트절연막과, 소스 또는 드레인전극의 한쪽이 면장된 면장전극부와, 상기 액티브소자를 닦는 오버코트막의 적층막에 의해 형성되며, 또 상기 스페이서지지부는 액티브소자의 i-Si막, n-Si막 및 블로킹층을 제외한 다른 막의 적층막에 의해 형성된다. 미 경우에도 상기 액정표시소자의 액정총 두께는 1. 475~2. 2mm의 범위가 적합하다.

본 발명의 제 2 관점으로 이루어지는 액정표시장치는 서로 대향 배치된 한쌍의 제 1 및 제 2 기판과, 상기 제 1 기판의 상기 제 2 기판과 대향하는 내면에 형성된 적어도 1개의 공통전극과, 상기 제 2 기판의 상기 제 1 기판에 대향하는 내면에 형성되어 상기 공통전극과 대향하는 영역미 각각의 화소영역을 형성하기 위한 복수의 화소전극과, 상기 제 2 기판의 내면에 상기 복수의 화소전극 각각에 대응하여 설치되어 상기 화소전극에 화상데이터에 대응한 데이터신호를 공급하기 위한 복수의 액티브소자와, 상기 제 1 기판과 상기 제 2 기판 사이에 개재된 액정총과, 상기 제 1 및 제 2 기판의 내면의 어느 쪽인가 한쪽에 수지막의 패터닝에 의해 형성되어 상기 제 1 기판과 상기 제 2 기판 사이의 액정총의 두께를 정하기 위한 복수의 기동상의 스페이서와, 상기 기동상의 스페이서에 대응하는 부분에 상기 제 2 기판면으로부터 둘출시켜서 형성되어 복수의 기동상의 스페이서가 각각 맞닿는 복수의 스페이서지지부를 구비하고, 상기 화소전극과 상기 공통전극 사이에 인가되는 전압에 따라서 상기 각 화소영역의 빛의 투과를 제어하는 액정표시소자와,

상기 액정표시소자의 관찰하는 측과는 반대측에 설치되고, 다른 복수색의 빛을 선택적으로 발생하여 상기 각 화소영역에 출사하는 광원과, 상기 액티브소자를 통하여 상기 화소전극에 상기 광원이 발생하는 복수의 색의 1개에 대응하는 1개의 색의 화상데이터에 대응한 데이터신호를 공급함으로써 상기 액정표시소자의 각 화소전극과 공통전극 사이에 상기 화상데이터에 대응한 전압을 인가하여 상기 액정표시소자의 각 화소영역의 광투과를 제어하는 동시에, 상기 광원에 상기 화상데이터의 색의 빛을 발생시켜서 상기 액정표시소자의 각 화소영역에 출사시키는 구동장치를 구비하고 있다.

미 제 2 관점으로 이루어지는 액정표시장치는 액정표시소자의 대향 배치된 제 1 제 2 기판 중의 상기 제 2 기판면에 기동상 스페이서에 대응하는 스페이서지지부가 형성되어 있으므로 상기 기동상 스페이서를 형성하기 위한 수지막의 막두께가 불균일하게 되는 바와 같은 극단으로 얕은 막, 또는 극단으로 얕은 막 두께로 형성하는 일없이 적절한 막두께로 형성할 수 있으므로, 미 기동상 스페이서에 의해 규정되는 기판간격을 균일하게 하여 상기 복수의 화소전극과 대향전극이 서로 대향하는 복수의 화소부의 액정총 두께를 작게 할 수 있어 응답속도를 빠르게 하는 동시에, 상기 복수의 기동상 스페이서를 균일한 높이로 형성하여 복수의 화소부의 액정총 두께를 균일하게 해서 표시열록이 없는 양호한 표시품질을 얻을 수 있다.

본 발명에 이용되는 액정표시소자는 그 액정총이 1. 475~2. 2mm 범위의 총두께를 가지는 것이 적합하

다.

또 상기 기둥상의 스페이서는 상기 액정표시소자의 화소영역과 상기 액티브소자가 형성된 영역 이외의 상기 제 1 기판과 상기 제 2 기판 사이에 형성된다. 한편 상기 스페이서지지부는 상기 제 2 기판의 내면에 액티브소자의 게이트절연막과, 소스 또는 드레인전극의 한쪽이 연장된 연장전극부와, 상기 액티브소자를 덮는 오버코트막의 적층막에 의해 형성되어 있는 것이 바람직하고, 이 구성에 의해 상기 스페이서지지부를 상기 TFT의 형성공정을 이용하여 동시에 형성해서 액정표시소자의 제조비용을 저감할 수 있다.

그리고 상기 액정표시소자의 액정층은 상기 제 1 기판과 제 2 기판 사이에서 액정분자가 그 분자장축을 한쪽방향으로 일치하게 하여 비틀어지는 일없이 배열한 호모지니어스배향한 액정으로 이루어지는 것이 바람직하다.

본 발명의 제 3 관점으로 이루어지는 액정표시장치는 서로 대향 배치된 한쌍의 제 1 및 제 2 기판과, 상기 제 1 기판의 상기 제 2 기판과 대향하는 내면에 형성된 적어도 1개의 공통전극과, 상기 제 2 기판의 상기 제 1 기판에 대향하는 내면에 형성되어 상기 공통전극과 대향하는 영역이 각각의 화소영역을 형성하기 위한 복수의 화소전극과, 상기 제 2 기판의 내면에 상기 복수의 화소전극 각각에 대응하여 설치되어 상기 화소전극에 화상데이터에 대응한 데이터신호를 공급하기 위한 복수의 기입용 액티브소자와, 상기 제 2 기판의 내면에 상기 복수의 화소전극 각각에 대응하여 설치되어 상기 화소전극에 리셋신호를 공급하기 위한 복수의 리셋용 액티브소자와, 상기 제 1 기판과 상기 제 2 기판 사이에 개재된 액정층과, 상기 제 1 및 제 2 기판의 내면의 어느 쪽인가 한쪽에 수지막의 패터닝에 의해 형성되어 상기 제 1 기판과 상기 제 2 기판 사이의 액정층의 두께를 정하기 위한 복수의 기둥상의 스페이서와, 상기 기둥상의 스페이서에 대응하는 부분에 상기 제 2 기판면으로부터 틀출시켜서 형성되어 상기 기둥상의 스페이서가 맞닿는 스페이서지지부를 구비하고, 상기 화소전극과 상기 공통전극 사이에 인가되는 전압에 따라서 상기 각 화소영역의 빛의 투과를 제어하는 액정표시소자와,

상기 액정표시소자의 관찰하는 측과는 반대측에 설치되고 다른 복수색의 빛을 선택적으로 발생하여 상기 각 화소영역에 출사하는 광원과, 상기 리셋용 액티브소자로부터 상기 화소전극에 리셋신호를 공급함으로써 상기 액정표시소자의 상기 각 화소전극과 공통전극 사이에 리셋전압을 인가한 후, 상기 기입용 액티브소자로부터 상기 광원이 발생하는 색의 1개에 대응하는 1개의 색의 화상데이터에 대응하는 데이터신호를 공급함으로써 상기 각 화소전극과 공통전극 사이에 기입전압을 인가하여 상기 액정표시소자의 각 화소영역의 광투과를 제어하는 동시에, 상기 광원에 상기 화상데이터의 색의 빛을 발생시켜서 상기 액정표시소자의 각 화소영역에 출사시키는 구동장치를 구비하고 있다.

미 제 3 관점으로 이루어지는 표시장치는 액정표시소자의 대향 배치된 제 1 제 2 기판 중의 상기 제 2 기판면에 기둥상 스페이서에 대응하는 스페이서지지부가 형성되며 있으므로 상기 기둥상 스페이서를 형성하기 위한 수지막의 막두께가 불균일하게 되는 바와 같은 극단으로 얇은 막, 또는 극단으로 얕은 막 두께로 형성하는 일없이 적절한 막두께로 형성할 수 있으므로 미 기둥상 스페이서에 의해 규정되는 기판 간격을 균일하게 하여 상기 복수의 화소전극과 대향전극이 서로 대향하는 복수의 화소부의 액정층 두께를 작게 할 수 있어 응답속도를 빠르게 하는 동시에, 상기 복수의 기둥상 스페이서를 균일한 높이로 형성하여 복수의 화소부의 액정층 두께를 균일하게 해서 표시질을 얻을 수 있는 양호한 표시품질을 얻을 수 있는 동시에, 리셋용 액티브소자를 구비하고 있으므로 각 화소의 리셋동작을 기입동작과는 독립시켜서 실시할 수 있어 고속응답에 적합한 구동이 단독으로 또한 용이하게 된다.

미 액정표시장치의 액정표시소자에 있어서, 상기 스페이서지지부는 상기 제 2 기판의 내면의 상기 기입용 액티브소자의 옆쪽과, 상기 리셋용 액티브소자의 옆쪽에 각각 설치하고, 상기 기둥상의 스페이서는 상기 제 1 기판과 상기 제 2 기판 사이의 상기 스페이서지지부에 각각 대응시킨 위치에 배치되어 있는 것이 바람직하다.

### 발명의 구성 및 작용

#### [제 1 실시예]

본 발명의 제 1 실시예는 필드·순차형 액정표시장치이고, 도 1에 나타내는 바와 같이 매트릭스상으로 배열된 복수의 화소를 구비하며, 각 화소의 전극에 인가되는 전압에 따라서 그 화소의 광투과를 제어하는 액티브매트릭스형 액정표시소자(10)와, 미 액정표시소자(10)의 관찰측과는 반대측에 배치되어 도광판(41)과, 미 도광판(41)의 일단에 배치한 적(R), 녹(G), 청(B)의 각 색의 빛을 발광하는 각 색의 광원(42r, 42g, 42b)을 구비하고, 각 색의 광원(42r, 42g, 42b)으로부터의 빛을 상기 도광판(41)에 의해 액정표시소자(10)의 전체면에 균일하게 유도하여 상기 액정표시소자(10)를 조명하는 조명장치(40)로 이루어진다.

미 실시예의 필드·순차형 액정표시장치에 이용되는 액티브매트릭스형 액정표시소자는 도 2 내지 도 4에 나타내는 바와 같이 액정층(36)을 끼워서 대향하는 제 1과 제 2 투명기판(11, 31) 중 도 3 및 도 4에 있어서 하측의 제 1 기판(미하 후측기판이라 부른다, 11)의 내면에 매트릭스상으로 배열하는 복수의 화소전극(12)과, 상기 복수의 화소전극(12)에 각각 접속된 복수의 TFT(13)와, 상기 복수의 TFT(13)에 게이트신호를 공급하는 복수의 게이트라인(14)과, 상기 복수의 TFT(13)에 데이터신호를 공급하는 복수의 데이터라인(15)이 설치되고, 도 3 및 도 4에 있어서 상측의 제 2 기판(미하 전측기판이라 부른다, 31)의 내면에 대향전극(32)이 설치된 구성으로 되어 있다.

우선 상기 후측기판(11)에 대해서 설명하면, 상기 복수의 화소전극(12)은 행방향(도 2에 있어서 좌우방향) 및 열방향(도 2에 있어서 상하방향)에 매트릭스상으로 배열시켜서 설치되어 있고, 상기 복수의 게이트라인(14)은 각 화소전극 행마다에 그 밀족(도 2에 있어서 좌측)을 따라서 형성되어, 상기 복수의 데이터라인(15)이 설치되고, 도 3 및 도 4에 있어서 상측의 제 2 기판(미하 전측기판이라 부른다, 31)의 내면에 대향전극(32)이 설치된 구성으로 되어 있다.

또한 상기 흥측기판(11)은 그 좌우의 옆가장자리의 어느 쪽인가 한쪽과 상하의 옆가장자리의 어느 쪽인가 한쪽의 옆가장자리에 전측기판(2)의 외측으로 내미는 단자별부(도 시생략)를 가지고 있고, 상기 복

수의 게이트라인(14)의 일단과 상기 복수의 데미터라인(15)의 일단은 상기 단자 배열부로 도출되며, 그 단부에 행드라미버 및 열드라미버로의 접속단자가 형성되어 있다.

상기 복수의 TFT(13)는 도 3 및 도 4에 나타낸 바와 같이 후측기판(11)의 기판면에 형성된 게이트전극(16)과, 미 게이트전극(16)을 뒤는 게이트절연막(17)과, 상기 게이트절연막(17)의 위에 상기 게이트전극(16)과 대향시켜서 형성된 i형 반도체막(18)과, 미 i형 반도체막(18)의 채널영역으로 되는 중앙부의 위에 형성된 블로킹절연막(19)과, 상기 i형 반도체막(18)의 양쪽부의 위에 n형 반도체막(20)을 통하여 형성된 소스전극(21) 및 드레인전극(22)과, 그 위에 형성된 오버코트절연막(23)의 적층막으로 이루어져 있다.

또한 도 3에서는 상기 소스전극(21)과 드레인전극(22)을 단층막으로서 나타내고 있는데, 미 소스전극(21)과 드레인전극(22)은 상기 n형 반도체막(20)과의 콘택트층인 크롬막과 그 위에 형성된 알루미늄계 합금막으로 이루어져 있다.

또 상기 복수의 게이트라인(14)은 후측기판(11)의 기판면에 저저항의 알루미늄계 합금막에 의해 형성되어 있고, 상기 TFT(13)의 게이트전극(16)은 상기 게이트라인(14)과 일체적으로 형성되어 있다.

상기 TFT(13)의 게이트절연막(17)은 후측기판(11)의 내면 전체에 걸쳐서 설치되어 있고, 상기 복수의 게이트라인(14)은 상기 게이트절연막(17)에 의해 덮여져 있다.

이 실시예의 필드·순차형 액정표시장치는 1개의 컬러화상을 표시하는 1프레임을 예를 들면 적, 녹, 청의 3색의 단위색을 표시하는 3필드로 구성하고, 1개의 단위색을 표시하는 1필드마다에 상기 1개의 단위색의 화상데미터를 액정표시소자의 각 화소에 기입하기 때문에 기입기간이 매우 짧아진다. 게다가 상기 화소전극(12)과 전측기판(31)의 내면에 설치된 대향전극(32) 및 그 사이의 액정층(35)에 의해 형성되는 화소용량은 액정층 두께(d)가 작기 때문에 크다. 그 때문에 미 실시예에서는 도 3에 나타낸 바와 같이 상기 게이트라인(14)의 각 화소전극(12)에 대응하는 부분을 상기 TFT(13)의 게이트전극(16)으로 하는 동시에, 상기 i형 반도체막(18)과 n형 반도체막(20) 및 소스, 드레인전극(21, 22)을 상기 게이트라인(14)의 길이방향을 따라서 가로로 길게 형성함으로써 채널폭(W)이 큰 TFT(13)를 형성하여 전류의 허용량을 크게하고, 커다란 화소용량에 데이터라인(15)으로부터 공급되는 데이터신호에 따른 전하를 충분히 차지(charge)할 수 있도록 하고 있다.

한편 상기 복수의 데미터라인(15)은 상기 게이트절연막(17)의 위에 상기 TFT(13)의 소스, 드레인전극(21, 22)과 같은 금속막(크롬막과 그 위에 형성된 알루미늄계 합금막의 적층막)에 의해 형성되어 있고, 상기 TFT(13)의 드레인전극(22)은 상기 데미터라인(15)과 일체적으로 형성되어 있다.

그리고 상기 화소전극(12)은 상기 게이트절연막(17)의 위에 IT0막 등의 투명도전막에 의해 형성되어 있고, 미 화소전극(12)의 가장자리부에 상기 TFT(13)의 소스전극(21)이 접속되어 있다.

또 상기 TFT(13)의 오버코트절연막(23)은 상기 후측기판(11)의 내면 전체에 걸쳐서 설치되어 있고, 상기 복수의 데미터라인(15)은 상기 오버코트절연막(23)에 의해 덮여져 있다.

또한 상기 오버코트절연막(23)에는 상기 복수의 화소전극(12)에 각각 대응하는 부분에 개구가 설치되어 있고, 또한 상기 복수의 게이트라인(14)의 단부에 형성된 도시하지 않는 접속단자는 그 위의 오버코트절연막(23)과 게이트절연막(17)에 개구를 설치함으로써 노출되어며, 상기 복수의 데미터라인(15)의 단부에 형성된 도시하지 않는 접속단자는 그 위의 오버코트절연막(23)에 개구를 설치함으로써 노출되어 있다.

추가로 상기 후측기판(11)의 내면에는 도 2 및 도 4에 나타낸 바와 같이 상기 복수의 화소전극(12)과 TFT(13)를 피해서 상기 TFT(13)를 형성하는 상기 적층막 중의 i형 반도체막(18)과 블로킹절연막(19)과 n형 반도체막(20)을 제외한 다른 막의 적층막으로 이루어지는 복수의 스페이서지지부(24)가 소정의 피치로 설치되어 있다.

이 실시예에서는 상기 스페이서지지부(24)를 상기 복수의 TFT(13)의 옆쪽에 각각 위치시켜서 상기 TFT(13)의 배열피치와 같은 피치로 설치하는 동시에, 미 스페이서지지부(24)를 상기 TFT(13)의 게이트전극(16)미 일체로 형성된 상기 게이트라인(14)과, 상기 게이트절연막(17)과, 상기 TFT(13)의 소스전극(21)과 드레인전극(22)의 어느 쪽인가 한쪽 예를 들면 드레인전극(22)으로부터 상기 게이트라인(14)상의 부분에 면장된 연장전극(22a)과, 상기 오버코트절연막(23)에 의해 형성되어 있다.

그리고 상기 후측기판(11)의 액정층에 접하는 면에는 상기 복수의 화소전극(12)미 매트릭스상으로 배열하는 표시영역의 전역에 걸쳐서 폴리이미드 등으로 이루어지는 배향막(25)이 설치되어 있다.

다음으로 전측기판(31)에 대해서 설명하면, 미 전측기판(31)의 내면에는 도 3 및 도 4에 나타낸 바와 같이 상기 복수의 화소전극(12)과 대향하는 대향전극(32)과, 상기 복수의 화소전극(12) 사이의 영역에 대응하는 차광막(33)이 설치되어 있다.

상기 차광막(33)은 상기 복수의 화소전극(12)과 대응하는 영역에 각각 개구가 설치된 격자상 막이고, 도면에서는 차광막(33)을 단층막으로서 나타내고 있는데, 미 차광막(33)은 전측기판(31)의 기판면에 형성된 산화크롬막과, 그 위에 형성된 크롬막으로 이루어져 있다.

또 상기 대향전극(32)은 IT0막 등의 투명도전막으로 이루어져 있고, 미 대향전극(32)은 상기 차광막(33)을 덮어서 상기 표시영역의 전역에 걸치는 1장 막 형상으로 형성되어 있다.

추가로 상기 전측기판(31)의 내면에는 도 3 및 도 4에 나타낸 바와 같이 한쌍의 기판(11, 31)의 간격을 규정하기 위한 복수의 기둥상 스페이서(34)가 상기 후측기판(11)의 내면에 설치된 상기 복수의 스페이서지지부(24)에 각각 대응시켜서 설치되어 있고, 미 기둥상 스페이서(34)는 전측기판(31)의 내면에 설치된 상기 차광막(33)과 대향전극(32)의 적층막 위에 형성되어 있다.

상기 기둥상 스페이서(34)는 전측기판(31)의 내면에 상기 차광막(33)과 대향전극(32)을 형성한 후, 미 전측기판(31)의 내면상에 예를 들면 포토레지스트로 이루어지는 수지재료를 스판코트법에 의해 상기 기

등상 스페미서(34)의 높이에 따른 막두께로 도포하고, 그 수지막을 포토그래피법에 의해 패터닝함으로서 형성되며 있다.

또 상기 전족기판(31)의 액정층에 접하는 면에는 상기 표시영역의 전역에 걸쳐서 폴리이미드 등으로 이루어지는 배향막(35)이 설치되어 있고, 상기 기동상 스페미서(34)는 상기 배향막(35)에 의해 덮여져 있다.

그리고 상기 한쌍의 기판(11, 31)은 전족기판(31)의 내면에 설치된 상기 복수의 기동상 스페미서(34)를 미 기동상 스페미서(34)를 덮어서 설치된 배향막(35)을 통하여 흐름기판(11)의 내면에 설치된 복수의 스페미서지지부(24) 위의 배향막(25)면에 맞닿게 할으로써 이들의 기동상 스페미서(34)에 의해 기판간격(한쌍의 기판(11, 31)의 기판면간의 간격, d<sub>6</sub>)가 규정되고, 상기 표시영역을 둘러싸는 도시하지 않는 테두리상 시일재를 통하여 접합되며 있다.

또한 도시하지 않으나 상기 전족기판(31)의 내면에 설치된 대향전극(32)에는 상기 테두리상 시일재에 대응하는 부분 또는 상기 테두리상 시일재의 외측에 도출된 복수의 크로스접속부가 형성되고, 상기 후족기판(11)의 내면에는 상기 대향전극(32)의 복수의 크로스접속부에 대응하는 크로스전극과, 이 크로스전극으로부터 단자배열부에 도출된 대향전극용 단자가 설치되어 있으며, 상기 대향전극(32)의 크로스접속부는 상기 테두리상 시일재내 또는 그것의 외측에 설치된 도전성 크로스재에 의해 상기 크로스전극에 접속되어 있다.

추가로 도시하지 않으나 상기 테두리상 시일재에는 이 시일재를 부분적으로 결착시켜서 형성된 액정주입구가 설치되어 있고, 상기 액정층(36)은 상기 한쌍의 기판(11, 31) 사이의 상기 테두리상 시일재에 의해 둘러싸여진 영역에 상기 액정주입구로부터 진공주입법에 의해 액정을 주입함으로써 형성되며, 상기 액정주입구는 상기 액정의 주입 후에 시밀수지에 의해 시밀되어 있다.

이 실시예의 액정표시소자는 예를 들면 상기 액정층(36)의 액정분자를 일방향으로 호모지니어스배향시킨 호모지니어스배향형 액정표시소자이고, 상기 한쌍의 기판(11, 31)의 외면에 각각 편광판을 배치하며, 어느 쪽인가 한쪽의 기판과 그 기판측의 상기 편광판의 사이에 표시의 콘트라스트를 높게 하는 동시에, 시야각을 넓게 하기 위한 위상판을 배치하여 구성된다.

이 액정표시소자는 한쌍의 기판(11, 31)의 간격(d<sub>6</sub>)을 규정하기 위한 복수의 기동상 스페미서(34)가 상기 복수의 화소전극(12)과 대향전극(32)이 서로 대향하는 복수의 화소부를 피한 위치에 설치되어 있기 때문에 상기 화소부에 빛누설을 발생시키는 일은 없다.

그리고 이 액정표시소자에서는 흐름기판(11)의 내면에 화소전극(12)과 TFT(13)을 피해서 상기 TFT(13)를 형성하는 적층막 중의 i형 반도체막(18)과 블로킹절연막(19)과 n형 반도체막(20)을 제외한 다른 막의 적층막으로 이루어지는 복수의 스페미서지지부(24)를 소점의 피치(이 실시예에서는 TFT(13)의 배열피치와 같은 피치)로 설치하고, 전족기판(31)의 내면에 한쌍의 기판(11, 31)의 간격을 규정하기 위한 복수의 기동상 스페미서(34)를 상기 복수의 스페미서지지부(24)에 각각 대응시켜서 설치하고 있기 때문에 상기 기동상 스페미서(34)의 높이를 극단으로 작게하지 않아도 이 기동상 스페미서(34)에 의해 규정되는 기판간격(d<sub>6</sub>)을 작게하고, 상기 복수의 화소전극(12)과 대향전극(32)이 서로 대향하는 복수의 화소부의 액정층 두께(d)를 작게할 수 있다.

이 실시예의 액정표시소자에서는 상기 게이트라인(14) 및 게이트전극(16)의 막두께는 0. 23μm, 게이트절연막(17)의 막두께는 0. 25μm, i형 반도체막(18)의 막두께는 0. 025μm, 블로킹절연막(19)의 막두께는 0. 10μm, n형 반도체막(20)의 막두께는 0. 025μm, 소스, 드레인전극(21, 22)의 막두께는 0. 425μm, 오버코트절연막(23)의 막두께는 0. 20μm, 화소전극(12)의 막두께는 0. 05μm, 차광막(33)의 막두께는 0. 17μm, 대향전극(32)의 막두께는 0. 14μm이고, 배향막(25, 35)의 막두께는 어느 것이나 0. 05μm으로 설정했다.

따라서 상기 화소부의 액정층 두께(d)를 예를 들면 1. 5μm로 하는 데는 상기 기동상 스페미서(34)를 상기 기판간격(d<sub>6</sub>)을 2. 04μm로 규정할 수 있는 높이로 형성하면 좋다.

이 액정표시소자에서는 상기 스페미서지지부(24)를 상기 TFT(13)를 형성하는 적층막 중의 i형 반도체막(18)과 블로킹절연막(19)과 n형 반도체막(20)을 제외한 다른 막의 적층막에 의해 형성하고 있기 때문에 상기 스페미서지지부(24)의 높이는 상기 TFT(13)의 높이보다도 상기 i형 반도체막(18)과 블로킹절연막(19)과 n형 반도체막(20)의 합계값만큼 낮다.

상기 TFT(13)의 높이(게이트전극(16)과 게이트절연막(17)과 i형 반도체막(18)과 블로킹절연막(19)과 n형 반도체막(20)과 소스, 드레인전극(21, 22)과 오버코트절연막(23)의 막두께의 합계값)는 1. 25μm이며, 상기 i형 반도체막(18)과 블로킹절연막(19)과 n형 반도체막(20)의 막두께의 합계값은 0. 15μm이기 때문에 상기 스페미서지지부의 높이는 1. 105μm이다.

따라서 상기와 같이 기판간격(d<sub>6</sub>)을 2. 04μm로 규정하여 액정층 두께(d)를 1. 5μm로 하기 위해 필요한 기동상 스페미서(34)의 높이는 0. 525μm이다.

한편 기동상 스페미서(34)는 상기한 바와 같이 전족기판(31)의 내면상에 예를 들면 포토레지스트로 이루어지는 수지재료를 스팬코트법에 의해 상기 기동상 스페미서(34)의 높이에 따른 막두께로 도포하고, 그 수지막을 포토그래피법에 의해 패터닝함으로써 형성된다.

그 경우 상기 수지재료의 도포막은 상기 수지재료의 절성에 따라서 기판(31)의 회전속도와 회전시간을 조정함으로써 제어하는데, 상기 수지재료의 도포두께를 절밀도 좋게 제어할 수 있는 도포두께값은 0. 5μm~2. 0μm의 범위이며, 그보다도 도포두께를 두껍게 하거나 얕게 하면 도포두께에 얼룩이 발생하고, 그 수지막을 패터닝함으로써 형성된 기동상 스페미서(34)의 높이에 분산이 발생한다.

그러나 이 액정표시소자에서는 기판간격(d<sub>6</sub>)을 2. 04μm로 규정하여 액정층 두께(d)를 1. 5μm로 하기 위해

필요한 기동상 스페미서(34)의 높이가 0. 525μm이기 때문에 상기 수지재료의 도포두께는 그 두께를 정밀도 좋게 제어할 수 있는 0. 5μm~2. 0μm의 범위내이며, 따라서 상기 수지재료를 균일한 두께로 도포하여 상기 복수의 기동상 스페미서(34)를 균일한 높이로 형성할 수 있다.

그 때문에 이 액정표시소자에 따르면, 상기 화소부의 액정층 두께(d)를 작게 하여 응답속도를 빠르게 하는 동시에, 상기 복수의 기동상 스페미서(34)를 균일한 높이로 형성하여 복수의 화소부의 액정층 두께(d)를 균일하게 해서 표시얼룩이 없는 양호한 표시품질을 얻을 수 있다.

또한 상기 액정층 두께(d)는 상기한 1. 5μm에 한정되지 않고, 상기 기동상 스페미서(34)의 높이를, 상기 수지재료의 도포두께를 정밀도 좋게 제어할 수 있는 0. 5μm~2. 0μm의 범위에서 선택함으로써 1. 475μm(기동상 스페미서(34)의 높이를 0. 5μm로 했을 때의 액정층 두께)~2. 975μm(기동상 스페미서(34)의 높이를 2. 0μm로 했을 때의 액정층 두께)의 범위에서 임의로 설정할 수 있다.

다만 상기 액정층 두께(d)는 1. 475μm~2. 2μm의 범위가 바람직하고, 액정층 두께(d)를 이 범위로 함으로써 응답속도를 충분히 빠르게 할 수 있다. 그 경우의 상기 기동상 스페미서(34)의 높이는 0. 5μm~1. 2μm의 범위이다.

또한 상기 액정층 두께(d)는 1. 475μm 이상 1. 625μm 미만의 범위가 보다 바람직하고, 액정층 두께(d)를 이와 같은 값으로 함으로써 응답속도를 보다 빠르게 할 수 있다.

게다가 이 실시예에서는 상기 스페미서지지부(24)를 게이트라인(14)과, 게이트절연막(17)과, TFT(13)의 드레인전극(22)으로부터 상기 게이트라인(14)상의 부분에 연장된 연장전극(22a)과, 오버코트절연막(23)에 의해 형성하고 있기 때문에 상기 스페미서지지부(24)를 상기 TFT(13)의 형성공정을 이용하여 동시에 형성할 수 있으며, 따라서 액정표시소자의 제조비용을 저감할 수 있다.

또한 이 실시예에서는 TFT(13)의 드레인전극(22)을 게이트라인(14)상의 부분에 연장시켜서 상기 연장전극(22a)을 형성하고 있는데, 상기 연장전극은 상기 TFT(13)의 소스전극(21)을 게이트라인(14)상의 부분에 연장시켜서 형성해도 좋다.

상기한 필드·순차형 액정표시장치는 도 5에 나타내는 구동회로에 의해 구동된다. 즉, 이 구동회로는 외부로부터 공급되는 화상데이터를 적색, 녹색, 청색의 각 색의 R, G, B화상데이터 및 제어신호로 변환하는 데이터변환부(51)와, 변환된 R, G, B화상데이터를 각각 기억하는 화상메모리(52)와, 화상메모리(52)로부터 판독된 R, G, B화상데이터가 공급되어 R, G, B화상데이터를 시리얼한 회상데이터로서 출력하는 버퍼(53)와, 이 버퍼(53)로부터 출력된 R, G, B화상데이터를 받아서 액정표시소자(10)의 각 데이터라인에 각 화상데이터에 대응하는 데이터신호를 공급하는 엘드라이버(54)와, 상기 액정표시소자(10)의 각 게이트라인(14)에 각 게이트라인(14)을 순차 주사하기 위한 게이트신호를 공급하는 엘드라이버(55)와, 조명장치(40)를 구동하는 조명제어부(56)와, 상기 데이터변환부(51)로부터 공급되는 제어신호에 의거하여 상기 화상메모리(52)의 기입과 판독, 상기 버퍼(53), 상기 햄드라이버(55), 엘드라이버(54) 및 상기 조명제어부(56)의 동작을 제어하는 제어부(57)로 구성되어 있다.

다음으로 이 실시예의 필드·순차형 액정표시장치의 동작에 대해서 설명한다. 도 6은 액정표시소자(10)의 각 게이트라인(14)에 공급되는 게이트신호와, R, G, B의 각 광원(42r, 42g, 42b)의 점등타이밍을 나타내고 있고, G1, G2, ..., Gn은 각 게이트라인(14)에 공급되는 게이트신호를 나타내고 있다.

이 필드·순차형 액정표시장치는 도 6에 나타내는 바와 같이 1/60[초]에 1프레임분의 화상을 표시하는 것으로 하고, 그 속도에 맞추어서 화상데이터가 순차 공급되며, 1프레임을 3분할한 1/180[초]의 1필드마다에 R, G, B의 각 색의 화상을 표시한다.

도 6에 있어서 외부로부터 공급되는 1프레임분의 화상데이터는 데이터변환회로(51)에 공급되고, R, G, B 각 화상데이터로 변환된 각 색의 회상데이터는 제어부(57)로부터의 기입신호에 따라서 화상메모리(52)에 R, G, B의 각 화상데이터로서 기억된다. 기억된 각 색의 화상데이터는 제어부(57)로부터의 판독신호에 따라서 1프레임을 3분할한 1/180초의 R필드기간에 R화상데이터를 판독하고, 연이어 G필드에는 B화상데이터가, 또 연이어 B필드에는 B화상데이터가 순차 판독되어 버퍼(53)로 보내진다. 버퍼(53)는 화상메모리(52)로부터 순차 판독된 R, G, B의 각 화상데이터를 시리얼한 각 색의 화상데이터로서 액정표시소자(10)의 엘드라이버(54)에 공급한다. 엘드라이버(54)는 제어부(57)로부터의 제어신호에 따라서 상기 R, G, B의 각 화상데이터로부터 액정표시소자(10)의 각 화소전극에 공급하는 데이터신호를 생성하여 각 필드마다에 상기 액정표시소자(10)의 데이터라인(15)에 공급한다.

햄드라이버(55)는 제어부(57)로부터의 제어신호에 따라서 액정표시소자(10)의 각 게이트라인(14)을 각 필드마다에 순차 주사하기 위한 게이트신호를 발생하여 상기 게이트라인(14)에 공급한다.

조명제어부(56)는 제어부(57)에 의해 제어되어서 조명장치(40)에 설치한 R, G, B의 각 색의 빛을 발광하는 광원(42r, 42g, 42b)을 각 색의 필드에 대응하는 색의 광원이 점등하도록 제어한다.

상기 액정표시소자(10)는 도 6에 나타내는 바와 같이 1개의 화상을 표시하기 위한 1프레임의 1/3민 R필드의 처음의 리셋기간에서 모든 게이트라인(14)이 선택되고, 데이터라인(15)으로부터 리셋신호가 공급되면서 모든 화소전극에 리셋신호가 인가된다. 이어서 기입기간에서 각 게이트라인(14)이 G1에서 Gn까지 순차 선택되고, 이들의 게이트라인(14)의 선택에 대응한 적색의 R데이터신호가 데이터라인(15)으로부터 공급되어 각 화소전극에 데이터신호가 기입된다. 모든 화소에 데이터가 기입된 기입기간 후의 점등기간에 조명장치의 적색의 R광원(42r)이 점등되어 적색의 R화상이 표시된다.

다음의 G필드에서는 상기 R필드와 똑같이 우선 리셋기간에 모든 화소전극에 리셋신호가 기입된 후, 기입기간에 녹색의 G데이터신호가 각 화소전극에 기입되고, 연이어 점등기간에 조명장치의 청색의 B광원(42g)이 점등되어

똑같이 하여 B필드에서는 우선 리셋기간에 모든 화소전극에 리셋신호가 기입된 후, 기입기간에 청색의 B데이터신호가 각 화소전극에 기입되고, 연이어 점등기간에 조명장치의 청색의 B광원(42b)이 점등되어

청색의 B화상이 표시된다.

이와 같이 하여 R필드, G필드, B필드의 각 색의 필드마다에 R, G, B의 각 색 성분에 대응한 화상을 순차 표시함으로써 R, G, B색 성분마다의 3개의 필드의 표시가 인간의 시각적으로는 잔상현상에 의해 형성되어서 1프레임의 컬러화상으로서 시인(視認)된다.

## [제 2 실시예]

도 7은 본 발명의 제 2 실시예에 이용되는 액정표시소자(10)의 제 1 기판(후측기판 11)의 일부분의 평면도이고, 이 액정표시소자(10)도 필드 순차형 액정표시장치에 이용되는 액티브매트릭스형 액정표시소자이다.

이 실시예의 액정표시소자(10)는 1개의 단위색을 표시하는 1필드마다에 모든 화소부의 기입상태를 일괄하여 리셋하기 위한 복수의 리셋용 TFT(13R)와, 상기 복수의 리셋용 TFT(13R)에 게이트신호를 공급하는 복수의 리셋용 게이트라인(14R)과, 상기 복수의 리셋용 TFT(13R)에 리셋신호를 공급하는 복수의 리셋용 데미터라인(15R)을 구비한 것이고, 상기 리셋용의 TFT(13R)와 게이트라인(14R) 및 데미터라인(15R)은 화소전극(12)에 대해 기입용의 TFT(13)와 게이트라인(14) 및 데미터라인(15)과는 반대쪽에 설치되며 있다.

또한 이 실시예의 액정표시소자는 리셋용의 TFT(13R)와 게이트라인(14R) 및 데미터라인(15R)을 구비한 것인데, 다른 구성은 상기한 제 1 실시예와 같기 때문에 중복하는 설명은 도면에 동일부호를 붙여서 생략한다.

상기 복수의 리셋용 TFT(13R)는 기입용 TFT(13)와 같은 적층구조로 평면형상이 대칭형인 것이며, 후측기판(11)의 기판면에 형성된 게이트전극(16R)과, 기입용 TFT(13)와 공통의 게이트절연막(17)과, 상기 게이트절연막(17)의 위에 상기 게이트전극(16R)과 대향시켜서 형성된 i형 반도체막(18R)과, 이 i형 반도체막(18R)의 채널영역으로 되는 중앙부의 위에 형성된 블로킹절연막(19R)과, 상기 i형 반도체막(18R)의 양측부의 위에 n형 반도체막(20R)을 통하여 형성된 소스전극(21R) 및 드레인전극(22R)과, 상기 기입용 TFT(13)와 공통의 오버 코트절연막(23)의 적층막으로 이루어져 있다.

또 상기 복수의 리셋용 게이트라인(14R)은 후측기판(11)의 기판면에 기입용의 게이트라인(14)과 같은 금속막(알루미늄계 합금막)에 의해 형성되어 있고, 상기 리셋용 TFT(13R)의 게이트전극(16R)은 상기 리셋용 게이트라인(14R)에 일체로 형성되어 있다.

또한 이 실시예에서는 상기 리셋용 게이트라인(14R)의 각 화소전극(12)에 대응하는 부분을 상기 리셋용 TFT(13R)의 게이트전극(16R)으로 하는 동시에, 상기 i형 반도체막(18R)과 n형 반도체막(20R) 및 소스, 드레인전극(21R, 22R)을 상기 리셋용 게이트라인(14R) 및 웨이팅홀을 따라서 가로로 길게 형성함으로써 리셋용 TFT(13R)도 기입용 TFT(13)와 같은 채널폭이 큰 TFT로 하고 있다.

한편 상기 복수의 리셋용 데미터라인(15R)은 상기 게이트절연막(17)의 위에 기입용 및 리셋용 TFT(13, 13R)의 소스, 드레인전극(21, 21R, 22, 22R)과 같은 금속막(크롬막과 그 위에 형성된 알루미늄계 합금막의 적층막)에 의해 형성되어 있고, 상기 리셋용 TFT(13R)의 드레인전극(22R)은 상기 리셋용 데미터라인(15R)과 일체적으로 형성되며, 상기 리셋용 TFT(13R)의 소스전극(21R)은 상기 화소전극(12)의 기입용 TFT(13)의 소스전극(21)과 접속된 가장자리부와는 반대쪽의 가장자리부에 접속되어 있다.

그리고 이 실시예에서는 상기 후측기판(11)의 내면에 복수의 기입용 TFT(13)의 옆쪽과 복수의 리셋용 TFT(13R)의 옆쪽에 각각 위치시켜서 상기 기입용 및 리셋용 TFT(13, 13R)를 형성하는 상기 적층막 중의 i형 반도체막(18R)과 블로킹절연막(19R)과 n형 반도체막(20)을 제외한 다른 막의 적층막으로 이루어지는 복수의 스페이서지지부(24)를 상기 기입용 및 리셋용 TFT(13, 13R)의 배열피치와 같은 피치로 설치하고 있다.

이 실시예에서는 상기 기입용 TFT(13)의 옆쪽의 스페이서지지부(24)와, 상기 리셋용 TFT(13R)의 옆쪽의 스페이서지지부(24)를 각각 상기 기입용 및 리셋용 게이트라인(14, 14R)과, 게이트절연막(17)과 상기 기입용 및 리셋용 TFT(13, 13R)의 드레인전극(22)으로부터 각각 상기 기입용 및 리셋용 게이트라인(13, 13R)상의 부분에 면장된 연장전극(22Ra)과, 오버코트절연막(23)에 의해 형성하고 있다.

또 미 실시예에서는 화소전극(12)에 대해서 기입용 TFT(13)를 기입용 데미터라인(15)쪽에 한쪽으로 치우치게 설치함으로써 상기 기입용 TFT(13)의 옆쪽의 스페이서지지부(24)를 상기 기입용 TFT(13)와 리셋용 데미터라인(15R) 사이의 영역에 설치하고, 상기 리셋용 TFT(13R)의 옆쪽의 스페이서지지부(24R)를 상기 리셋용 TFT(13R)와 기입용 데미터라인(15R) 사이의 영역에 설치하고 있다.

그리고 이 실시예에서는 도 3 및 도 4에 나타낸 전총기판(31)의 내면(차광막(33)과 대학전극(32)의 적층막의 위)에 상기 기입용 TFT(13)의 옆쪽의 스페이서지지부(24)와 상기 리셋용 TFT(13R)의 옆쪽의 스페이서지지부(24R)에 각각 대응시켜서 같은 높이의 기동상 스페이서(34R)를 설치하고, 이들의 기동상 스페이서(34R)를 상기 기동상 스페이서(34)를 덮어서 설치된 배향막(35)을 통하여 후측기판(11)의 내면에 설치된 복수의 스페이서지지부(24)상의 배향막(25)면에 맞닿게 하여 기판간격(d<sub>6</sub>)을 규정하고 있다.

미 실시예의 액정표시소자는 리셋용의 TFT(13R)와 게이트라인(14R) 및 데미터라인(15R)을 구비하고, 후측기판(11)의 내면에 기입용 TFT(13)의 옆쪽과 리셋용 TFT(13R)의 옆쪽에 각각 스페이서지지부(24, 24R)를 설치하는 동시에, 전총기판(31)의 내면에 상기 복수의 스페이서지지부(24, 24R)에 각각 대응시켜서 기동상 스페이서(34, 34R)를 설치하고 있기 때문에 상기한 제 1 실시예의 2배의 수의 기동상스페이서(34, 34R)에 의해 기판간격(d<sub>6</sub>)을 규정할 수 있다.

그리고 미 실시예에 있어서도 후측기판(11)의 내면에 화소전극(12)과 기입용 및 리셋용 TFT(13, 13R)를 피해서 상기 TFT(13, 13R)를 형성하는 적층막 중의 i형 반도체막(18, 18R)과 블로킹절연막(19, 19R)과 n형 반도체막(20, 20R)을 제외한 다른 막의 적층막으로 이루어지는 복수의 스페이서지지부(24, 24R)

소정의 피치(미 실시예에서는 기입용 및 리셋용 TFT(13, 13R)의 배열피치와 같은 피치)로 설치하고, 전 측기판(31)의 내면에 한쌍의 기판(11, 31)의 간격을 규정하기 위한 복수의 기둥상 스페이서(34, 34R)를 삼기 복수의 스페이서지지부(24, 24R)에 각각 대응시켜서 설치하고 있기 때문에 상기한 제 1 실시예의 액정표시소자와 똑같이 상기 기둥상 스페이서(34, 34R)의 높이를 국단으로 작게 하지 않아도 미 기둥상 스페이서(34, 34R)에 의해 규정되는 기판간격(d<sub>6</sub>)을 작게하고, 상기 복수의 화소전극(12)과 대향전극(32)이 서로 대향하는 복수의 화소부의 액정총 두께(d)를 작게할 수 있다.

이 제 2 실시예에서는 액정표시소자를 구성하는 각 화소를 리셋하기 위한 리셋용 TFT(13R)를 구비하고 있다. 그 때문에 1개의 화상을 표시하는 3개의 필드 각각의 처음의 리셋기간에서는 상기 리셋용 TFT(13R)의 모든 게이트라인(14R)이 선택되고, 리셋용 데미터라인(15R)으로부터 리셋신호를 공급하여 모든 화소전극에 리셋신호가 인가되며, 그 후 각 색의 필드마다의 데미터신호의 기입이 실시된다. 즉 R필드에서는 모든 리셋용 게이트라인(14R)으로 선택신호를 공급하고, 모든 리셋용 TFT(13R)를 ON시키는 동시에 선택하며, 리셋용 데미터라인(15R)으로부터 리셋신호를 공급하여 모든 화소전극에 리셋신호를 인가한다. 이어서 기입기간에서 각 게이트라인(14)이 G1에서 Gn까지 순차 선택되고, 이들의 게이트라인(14)의 선택에 대응한 적색의 R데미터신호가 데미터라인(15)으로부터 공급되며, 각 화소전극에 데미터신호가 기입된다. 모든 화소에 데미터가 기입된 기입기간 후의 점등기간에 조명장치의 적색의 R광원(42r)이 점등되어 적색의 R화상이 표시된다.

다음의 G필드에서는 상기 R필드와 똑같이 우선 리셋기간에 모든 화소전극에 리셋용 TFT(13R)를 통하여 리셋신호가 기입되고, 그 후의 기입기간에 녹색의 G데미터신호를 각 화소전극에 기입하며, 연이어 점등기간에 조명장치의 녹색의 G광원(42g)을 점등하고, 녹색의 G화상이 표시된다.

똑같이 하여 B필드에서는 우선 리셋기간에 모든 화소전극에 리셋용 TFT(13R)를 통하여 리셋신호가 기입되고, 그 후의 기입기간에 청색의 B데미터신호를 각 화소전극에 기입하며, 연이어 점등기간에 조명장치의 청색의 B광원(42b)을 점등하고, 청색의 B화상이 표시된다.

이와 같이 하여 R필드, G필드, B필드의 각 색의 필드마다에 R, G, B의 각 색 성분에 대응한 화상을 순차 표시함으로써 R, G, B 색 성분마다의 3개의 필드의 표시가 인간의 시각적으로는 진상현상에 의해 합성되며 1프레임의 컬러화상으로서 시인된다.

또한 상기 제 1 및 제 2 실시예에서는 기둥상 스페이서(34, 34R)를 전측기판(31)의 내면에 설치하고 있는데, 상기 기둥상 스페이서(34, 34R)를 후측기판(11)의 내면에 설치된 복수의 스페이서지지부(24, 24R)의 위에 각각 설치하고, 이들의 기둥상 스페이서(34, 34R)를 전측기판(31)의 내면에 맞닿게 하여 기판간격(d<sub>6</sub>)을 규정해도 좋다.

### 3. 조명의 효과

또 상기 실시예의 액정표시소자는 액정분자를 일방향으로 호모지니어스배향시킨 호모지니어스배향형 액정표시소자인데, 본 발명은 액정분자를 트위스트배향시킨 TN(트위스티드네마틱)형 액정표시소자나 양극 전선 또는 반감유전성 액정표시소자 등에도 적용할 수 있으며, 또한 필드 순차형 액정표시장치에 한정하지 않고 흑백화상을 표시하는 액정표시장치의 액정표시소자에도 적용할 수 있다.

### (5) 청구의 범위

#### 청구항 1

서로 대향 배치된 한쌍의 기판과,

상기 한쌍의 기판의 서로 대향하는 내면의 한쪽에 형성된 적어도 1개의 공통전극과,

상기 한쌍의 기판의 서로 대향하는 내면의 다른쪽에 형성되어 상기 공통전극과 대향하는 영역이 각각의 화소영역을 형성하기 위한 복수의 화소전극과,

상기 한쌍의 기판의 서로 대향하는 내면의 다른쪽에 상기 복수의 화소전극 각각에 대응하여 설치되어 상기 화소전극에 화상데미터에 대응한 데미터신호를 공급하기 위한 복수의 액티브소자와,

상기 한쌍의 기판 사이에 개재된 액정총과,

상기 한쌍의 기판의 대향하는 내면의 어느 쪽인가 한쪽에 수지막의 패터닝에 의해 형성되어 상기 한쌍의 기판 사이의 액정총의 두께를 정하기 위한 복수의 기둥상의 스페이서를 구비하고,

상기 화소전극과 상기 공통전극 사이에 인가되는 전압에 따라서 상기 각 화소영역의 빛의 투과를 제어하는 액정표시소자와,

상기 액정표시소자의 관찰하는 측과는 반대측에 설치되고, 다른 복수색의 빛을 선택적으로 발생하여 상기 각 화소영역에 출사하는 광원과,

상기 액티브소자로부터 상기 화소전극에 상기 광원이 발생하는 색의 1개에 대응하는 1개의 색의 화상데미터에 대응한 데미터신호를 공급함으로써 상기 액정표시소자의 각 화소전극과 공통전극 사이에 상기 화상데미터에 대응한 전압을 인가하여 상기 액정표시소자의 각 화소영역의 광투과를 제어하는 동시에, 상기 광원에 상기 화상데미터의 색의 빛을 발생시켜서 상기 액정표시소자의 각 화소영역에 출사시키는 제어장치를 구비한 것을 특징으로 하는 액정표시장치.

#### 청구항 2

제 1 항에 있어서,

상기 액정표시소자의 액정총은 상기 한쌍의 대향하는 기판 사이에서 액정분자가 그 분자장축을 한쪽방향

으로 일치하게 하여 비틀어지는 일없이 배열한 호모지니머스배향의 액정으로 이루어지는 것을 특징으로 하는 액정표시장치.

### 청구항 3

제 1 항에 있어서,

상기 액정표시소자의 액정층은 1. 475~2. 2㎛ 범위의 층두께를 가지는 것을 특징으로 하는 액정표시장치.

### 청구항 4

제 1 항에 있어서,

상기 액정표시소자의 한쌍의 기판 사이에 배치되는 상기 기동상의 스페이서는 상기 한쌍의 기판의 대향하는 내면의 어느 쪽인가 한쪽에 성막된 감광성수지막을 포토리소그래피법에 의해 패터닝하여 형성된 감광성수지로 이루어지는 것을 특징으로 하는 액정표시장치.

### 청구항 5

제 1 항에 있어서,

상기 액정표시소자의 한쌍의 기판 사이에 배치되는 상기 기동상의 스페이서는 상기 액정표시소자의 화소영역과 상기 액티브소자가 형성된 영역 이외의 상기 대향하는 한쌍의 기판 사이에 형성되어 있는 것을 특징으로 하는 액정표시장치.

### 청구항 6

제 5 항에 있어서,

상기 기동상의 스페이서는 상기 한쌍의 기판 중의 상기 화소전극과 상기 액티브소자가 설치된 기판의 내면에 형성되어 있는 것을 특징으로 하는 액정표시장치.

### 청구항 7

제 5 항에 있어서,

상기 기동상의 스페이서는 상기 한쌍의 기판 중의 상기 공통전극이 설치된 기판의 상기 내면에 형성되어 있는 것을 특징으로 하는 액정표시장치.

### 청구항 8

제 7 항에 있어서,

상기 한쌍의 기판 중의 상기 공통전극이 설치된 기판의 내면에는 상기 화소영역 이외의 영역을 차광하는 차광막이 추가로 형성되고,

상기 기동상의 스페이서는 상기 한쌍의 기판 중의 상기 공통전극이 설치된 기판의 내면상의 상기 차광막과 상기 공통전극상에 형성되어 있는 것을 특징으로 하는 액정표시장치.

### 청구항 9

제 5 항에 있어서,

상기 기동상의 스페이서는 상기 액티브소자에 1 대 1로 대응하여 형성되어 있는 것을 특징으로 하는 액정표시장치.

### 청구항 10

제 5 항에 있어서,

상기 한쌍의 기판 중의 상기 기동상의 스페이서가 형성된 제 1 기판에 대향하는 제 2 기판의 상기 기동상의 스페이서에 대응하는 부분에 상기 제 2 기판면으로부터 둘출하여 상기 기동상의 스페이서가 맞닿는 스페이서지지부가 추가로 형성되어 있는 것을 특징으로 하는 액정표시장치.

### 청구항 11

제 10 항에 있어서,

상기 기동상의 스페이서는 상기 한쌍의 기판 중의 상기 공통전극이 설치된 제 1 기판의 내면에 형성되고,

상기 스페이서지지부는 상기 한쌍의 기판 중의 상기 화소전극과 상기 액티브소자가 설치된 제 2 기판의 내면에 액티브소자의 게이트절연막과, 소스 또는 드레인전극의 한쪽이 연장된 연장전극부와, 상기 액티브소자를 덮는 오버코트막의 적층막에 의해 형성되어 있는 것을 특징으로 하는 액정표시장치.

### 청구항 12

제 11 항에 있어서,

상기 스페이서지지부는 액티브소자의 i-Si막, n-Si막 및 블로킹층을 제외한 다른 막의 적층막에 의해 형성되어 있는 것을 특징으로 하는 액정표시장치.

**청구항 13**

제 10 항에 있어서,

상기 액정표시소자의 액정총은 1. 475~2. 2mm 범위의 총두께를 가지는 것을 특징으로 하는 액정표시장치.

**청구항 14**

서로 대향 배치된 한쌍의 제 1 및 제 2 기판과,

상기 제 1 기판의 상기 제 2 기판과 대향하는 내면에 형성된 적어도 1개의 공통전극과,

상기 제 2 기판의 상기 제 1 기판에 대향하는 내면에 형성되어 상기 공통전극과 대향하는 영역이 각각의 화소영역을 형성하기 위한 복수의 화소전극과,

상기 제 2 기판의 내면에 상기 복수의 화소전극 각각에 대응하여 설치되어 상기 화소전극에 화상데이터에 대응한 데이터신호를 공급하기 위한 복수의 액티브소자와,

상기 제 1 기판과 상기 제 2 기판 사이에 개재된 액정총과,

상기 제 1 및 제 2 기판의 내면의 어느 쪽인가 한쪽에 수지막의 패터닝에 의해 형성되어 상기 제 1 기판과 상기 제 2 기판 사이의 액정총의 두께를 정하기 위한 복수의 기둥상의 스페이서와,

상기 기둥상의 스페이서에 대응하는 부분에 상기 제 2 기판면으로부터 둘촘시켜서 형성되어 복수의 기둥상의 스페이서가 각각 맞닿는 복수의 스페이서지지부를 구비하고,

상기 화소전극과 상기 공통전극 사이에 인가되는 전압에 따라서 상기 각 화소영역의 빛의 투과를 제어하는 액정표시소자와,

상기 액정표시소자의 관찰하는 측과는 반대측에 설치되고, 다른 복수색의 빛을 선택적으로 발생하여 상기 각 화소영역에 출사하는 광원과,

상기 액티브소자를 통하여 상기 화소전극에 상기 광원이 발생하는 복수의 색의 1개에 대응하는 1개의 색의 화상데이터에 대응한 데이터신호를 공급함으로써 상기 액정표시소자의 각 화소전극과 공통전극 사이에 상기 화상데이터에 대응한 전압을 인가하여 상기 액정표시소자의 각 화소영역의 광투과를 제어하는 동시에, 상기 광원에 상기 화상데이터의 색의 빛을 발생시켜서 상기 액정표시소자의 각 화소영역에 출사시키는 구동장치를 구비하는 것을 특징으로 하는 액정표시장치.

**청구항 15**

제 14 항에 있어서,

상기 액정표시소자의 액정총은 1. 475~2. 2mm 범위의 총두께를 가지는 것을 특징으로 하는 액정표시장치.

**청구항 16**

제 15 항에 있어서,

상기 액정표시소자의 한쌍의 기판 사이에 배치되는 상기 기둥상의 스페이서는 상기 액정표시소자의 화소영역과 상기 액티브소자가 형성된 영역 미외의 상기 제 1 기판과 상기 제 2 기판 사이에 형성되어 있는 것을 특징으로 하는 액정표시장치.

**청구항 17**

제 15 항에 있어서,

상기 스페이서지지부는 상기 제 2 기판의 내면에 액티브소자의 게이트절연막과, 소스 또는 드레인전극의 한쪽이 연장된 연장전극부와, 상기 액티브소자를 뒤는 오버코트막의 적층막에 의해 형성되어 있는 것을 특징으로 하는 액정표시장치.

**청구항 18**

제 15 항에 있어서,

상기 액정표시소자의 액정총은 상기 제 1 기판과 상기 제 2 기판 사이에서 액정분자가 그 분자장축을 한쪽방향으로 일치하게 하여 비틀어지는 일없이 배열한 호모지니어스배향한 액정으로 이루어지는 것을 특징으로 하는 액정표시장치.

**청구항 19**

서로 대향 배치된 한쌍의 제 1 및 제 2 기판과,

상기 제 1 기판의 상기 제 2 기판과 대향하는 내면에 형성된 적어도 1개의 공통전극과,

상기 제 2 기판의 상기 제 1 기판에 대향하는 내면에 형성되어 상기 공통전극과 대향하는 영역이 각각의 화소영역을 형성하기 위한 복수의 화소전극과,

상기 제 2 기판의 내면에 상기 복수의 화소전극 각각에 대응하여 설치되어 상기 화소전극에 화상데이터에 대응한 데이터신호를 공급하기 위한 복수의 기입용 액티브소자와,

상기 제 2 기판의 내면에 상기 복수의 화소전극 각각에 대응하여 설치되어 상기 화소전극에 리셋신호를

공급하기 위한 복수의 리셋용 액티브소자와,

상기 제 1 기판과 상기 제 2 기판 사이에 개재된 액정층과,

상기 제 1 및 제 2 기판의 내면의 어느 쪽인가 한쪽에 수지막의 패터닝에 의해 형성되어 상기 제 1 기판과 상기 제 2 기판 사이의 액정층의 두께를 정하기 위한 복수의 기둥상의 스페이서와,

상기 기둥상의 스페이서에 대응하는 부분에 상기 제 2 기판면으로부터 둘출시켜서 형성되어 상기 기둥상의 스페이서가 맞닿는 스페이서지지부를 구비하고,

상기 화소전극과 상기 공통전극 사이에 인가되는 전압에 따라서 상기 각 화소영역의 빛의 투과를 제어하는 액정표시소자와,

상기 액정표시소자의 관찰하는 측과는 반대측에 설치되고, 다른 복수색의 빛을 선택적으로 발생하여 상기 각 화소영역에 출사하는 광원과,

상기 리셋용 액티브소자로부터 상기 화소전극에 리셋신호를 공급함으로써 상기 액정표시소자의 상기 각 화소전극과 공통전극 사이에 리셋전압을 인가한 후, 상기 기입용 액티브소자로부터 상기 광원이 발생하는 색의 1개에 대응하는 1개의 색의 화상데이터에 대응하는 데이터신호를 공급함으로써 상기 각 화소전극과 공통전극 사이에 기입전압을 인가하여 상기 액정표시소자의 각 화소영역의 광투과를 제어하는 동시에, 상기 광원에 상기 화상데이터의 색의 빛을 발생시켜서 상기 액정표시소자의 각 화소영역에 출사시키는 구동장치를 구비하는 것을 특징으로 하는 액정표시장치.

## 청구항 20

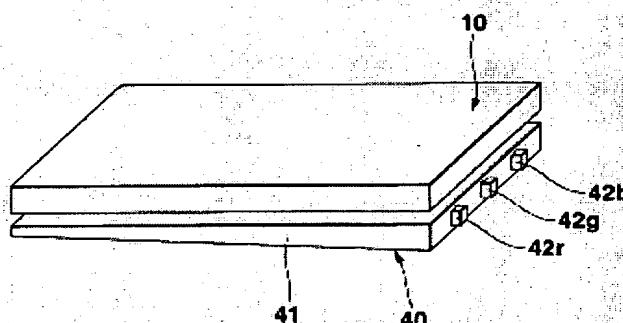
제 19 항에 있어서,

상기 스페이서지지부는 상기 제 2 기판의 내면의 상기 기입용 액티브소자의 옆쪽과, 상기 리셋용 액티브소자의 옆쪽에 각각 설치되고,

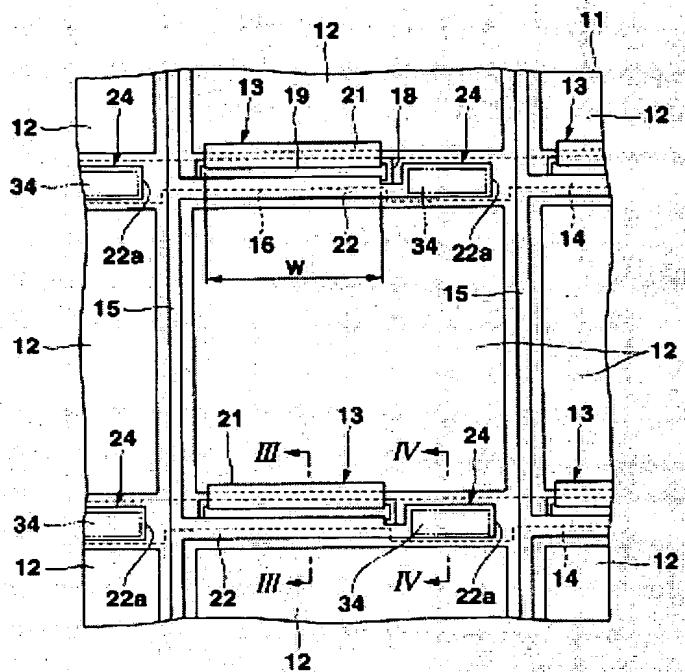
상기 기둥상의 스페이서는 상기 제 1 기판과 상기 제 2 기판 사이의 상기 스페이서지지부에 각각 대응시킨 위치에 배치되어 있는 것을 특징으로 하는 액정표시장치.

## 도면

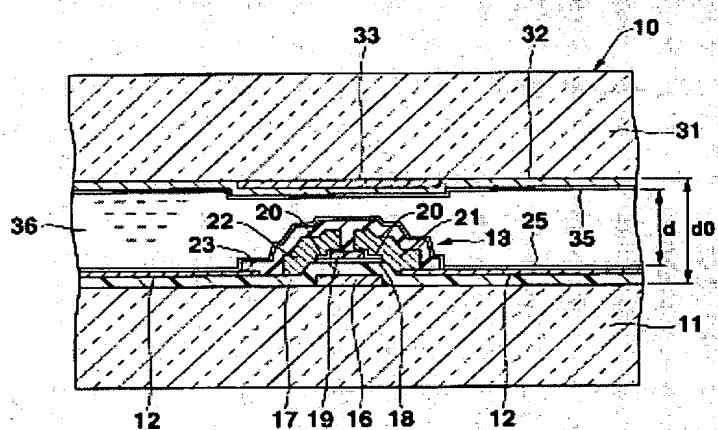
도면 1



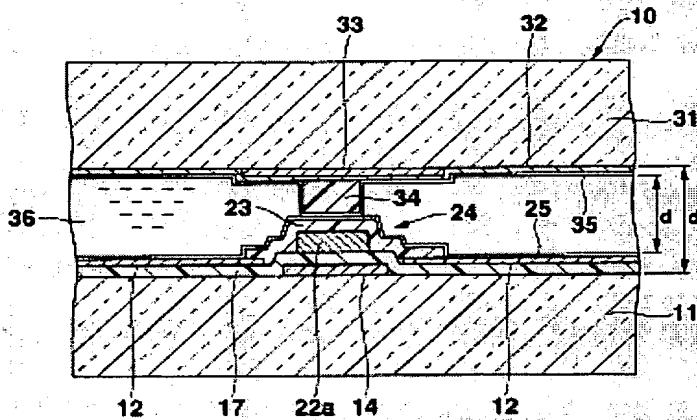
五四二



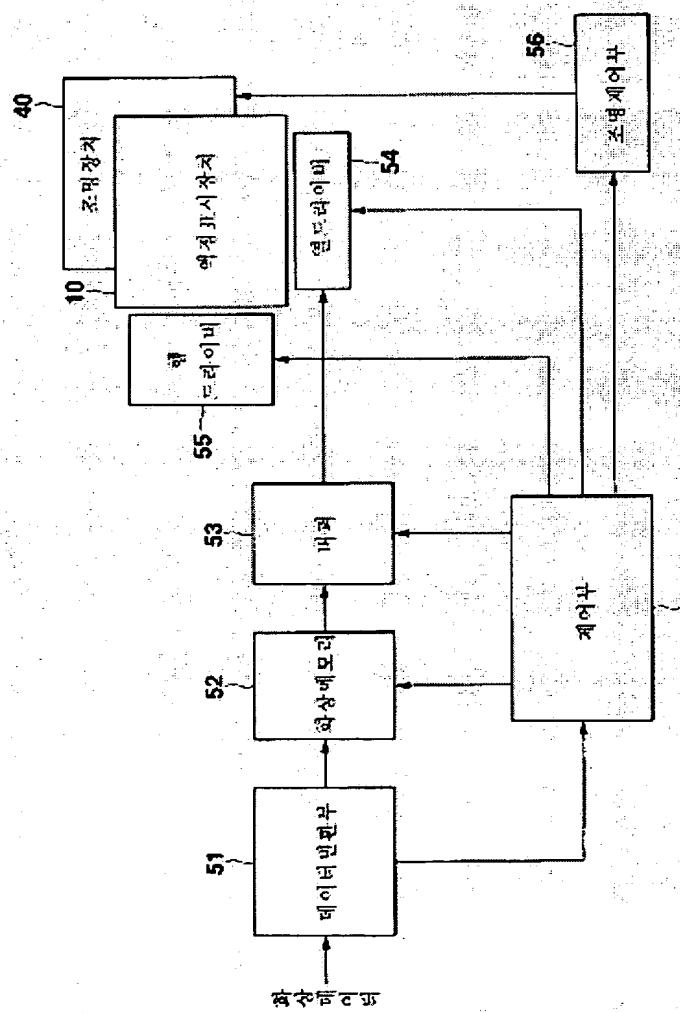
五四三



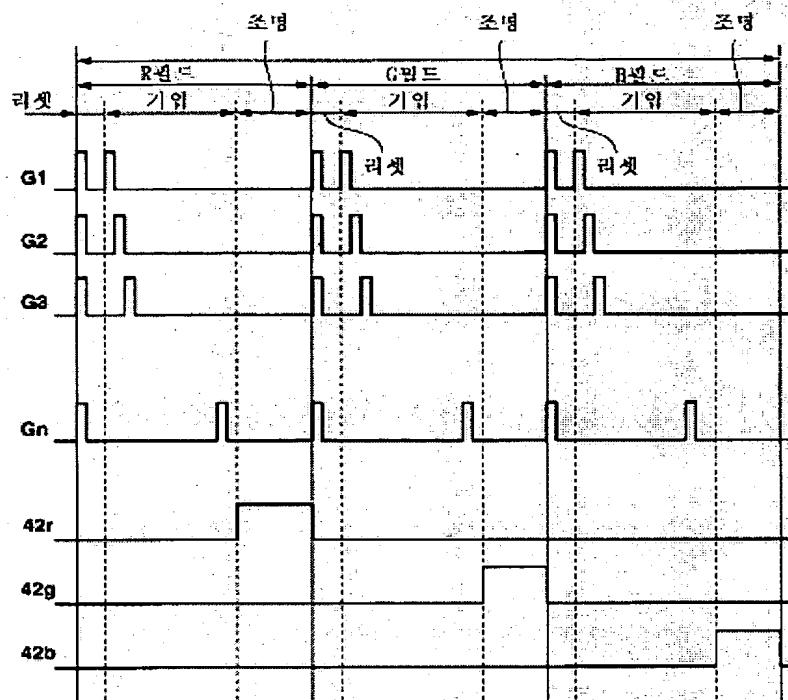
五四



五〇五



도면6



도면7

